

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-036119

(43)Date of publication of application : 07.02.1997

(51)Int.Cl. H01L 21/321
H01L 21/60

(21)Application number : 07-180268

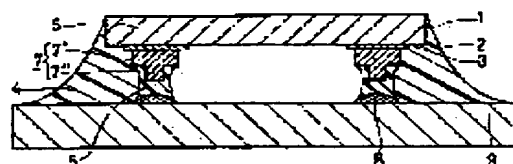
(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 17.07.1995

(72)Inventor : ONO MASAHIRO
BESSHO YOSHIHIRO
TOMURA YOSHIHIRO**(54) SEMICONDUCTOR DEVICE, ITS MANUFACTURE AND SEMICONDUCTOR UNIT USING THE SEMICONDUCTOR DEVICE****(57)Abstract:**

PROBLEM TO BE SOLVED: To prevent the exfoliation of a semiconductor device and sealing resin caused by the stress generated by the difference in thermal expansion coefficient of a semiconductor device, a circuit board and sealing resin and the cracks of the sealing resin itself.

SOLUTION: An electrode pad 3 is formed on a semiconductor device (IC board) 6. A protruding electrode (bump) 7 is formed on the electrode pad 3. A conductive bonding agent 5 is applied to the tip part of the bump 7 of the IC board 6 as a binding layer using a transfer method or a printing method. Then, the manufactured IC chips are aligned in a face-down state in such a manner that the bumps 7 are opposing to the input-output terminal electrode 8 of a circuit board 9, and the IC chips are mounted on the circuit board 9. The conductive bonding agent 5 is hardened in the above-mentioned state, and the IC board 6 and the circuit board 9 are electrically connected. Then, sealing resin 4 is filled in such a manner that the binding layer (conductive bonding agent 5) is surrounded, and the sealing resin 4 is hardened.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 9 - 3 6 1 1 9

(43) 公開日 平成9年(1997)2月7日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/321		H 0 1 L	21/92 6 0 3 B
	21/60	3 1 1		21/60 3 1 1 Q
				21/92 6 0 2 R

審査請求 未請求 請求項の数 6

O L

(全 7 頁)

(21) 出願番号 特願平7-180268

(22) 出願日 平成7年(1995)7月17日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 小野 正浩

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 別所 芳宏

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 戸村 善広

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

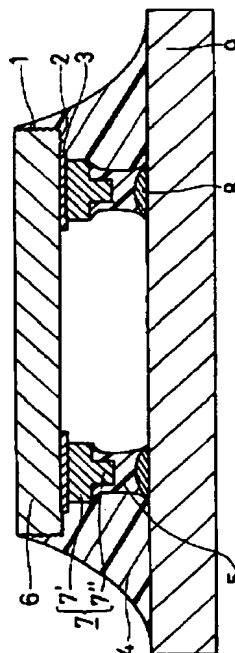
(74) 代理人 弁理士 池内 寛幸 (外1名)

(54) 【発明の名称】 半導体装置及びその製造方法並びにその半導体装置を用いた半導体ユニット

(57) 【要約】

【課題】 半導体装置、回路基板、封止樹脂の熱膨脹係数の差によって発生する応力による半導体装置と封止樹脂との剥離や封止樹脂そのものの亀裂を防止する。

【解決手段】 半導体装置 (I C 基板) 6 の上に電極パッド 3 を形成する。電極パッド 3 の上に突起電極 (バンプ) 7 を形成する。I C 基板 6 のバンプ 7 の先端部に、接合層としての導電性接着剤 5 を転写法や印刷法によって塗布する。次いで、上記のようにして作製された I C チップを、フェイスダウン状態で、バンプ 7 が回路基板 9 の入出力端子電極 8 に対向するように位置合わせを行い、I C チップを回路基板 9 の上に載置する。この状態で導電性接着剤 5 を硬化させ、I C 基板 6 と回路基板 9 との電気的接続を実現する。次いで、接合層 (導電性接着剤 5) を囲むようにして封止樹脂 4 を封入し、封止樹脂 4 を硬化させる。



【特許請求の範囲】

【請求項 1】 フェイスダウン状態で回路基板に実装される半導体装置であって、前記半導体装置の回路を除いた面の少なくとも一部が、凹面及び凸面から選ばれる少なくとも一つの面を有することを特徴とする半導体装置。

【請求項 2】 フェイスダウン状態で回路基板に実装される半導体装置の製造方法であって、前記半導体装置の回路を除いた面の少なくとも一部に、前記半導体装置と同じ材料又は無機物の砥粒を加熱吹き付けすることを特徴とする半導体装置の製造方法。

【請求項 3】 端子電極を有する回路基板と、突起電極を有し、フェイスダウン状態で前記回路基板に実装された半導体装置とを備えた半導体ユニットであって、前記半導体装置は、回路を除いた面の少なくとも一部に凹面及び凸面から選ばれる少なくとも一つの面を有し、前記半導体装置の前記突起電極は前記回路基板の前記端子電極に接合層を介して電氣的に接続され、かつ、前記半導体装置と前記回路基板との間隙と前記半導体装置の側面とが封止樹脂 4 によって機械的に補強されていることを特徴とする半導体ユニット。

【請求項 4】 突起電極が、Au、Cu、Al、半田又はこれらの合金からなる請求項 3 に記載の半導体ユニット。

【請求項 5】 接合層が、導電性接着剤からなる請求項 3 に記載の半導体ユニット。

【請求項 6】 接合層が、異方性導電材からなる請求項 3 に記載の半導体ユニット。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、実装において封止樹脂との密着力を高めることのできる半導体装置及びその製造方法並びにその半導体装置を用いた半導体ユニットに関する。

【0002】

【従来の技術】 従来、回路基板の入出力端子電極に半導体装置を実装するに際しては、半田付けを用いたワイヤーボンディング法がよく利用されていた。しかし、近年、半導体装置のパッケージの小型化と接続端子数の増加とにより、接続端子の間隔が狭くなり、従来の半田付け技術で対処することは次第に困難となってきた。

【0003】 そこで、最近では、集積回路チップ等の半導体装置を回路基板の入出力端子電極上に直接実装することにより、実装面積を小さくして効率化を図ろうとする方法が提案されている。なかでも、半導体装置を回路基板にフェイスダウン状態でフリップチップ実装する方法は、半導体装置と回路基板との電氣的接続が一括して行えること、及び接続後の機械的強度が強いことから、有用な方法であるとされている。

【0004】 例えば、工業調査会、1980年1月15

日発行、日本マイクロエレクトロニクス協会編、「IC 化実装技術」には、半田メッキ法を用いた実装方法が記載されている。以下、この実装方法について説明する。

【0005】 図 8 (a) は従来の半導体装置における半田バンプを示す断面図、図 8 (b) は従来の半導体ユニットを示す断面図である。図 8 に示すように、半導体装置（以下「IC 基板」という。）116 の電極パッド 113 を回路基板 119 の入出力端子電極 118 に接続する場合には、まず、IC 基板 116 の電極パッド 113 の上に密着金属膜 112 及び拡散防止金属膜 111 を蒸着法によって順次形成する。次いで、拡散防止金属膜 111 の上に半田からなる電氣的接続接点（以下「半田バンプ」という。）110 をメッキ法によって形成し（以上、図 8 (a)）、IC チップを作製する。次いで、このようにして作製した IC チップを、フェイスダウン状態で、半田バンプ 110 が入出力端子電極 118 の上に当接するように位置合わせを行い、IC チップを回路基板 119 の上に載置する（図 8 (b)）。次いで、この半導体装置の実装体（半導体ユニット）を高温に加熱し、半田バンプ 110 を回路基板 119 の入出力端子電極 118 に融着する。

【0006】 また、最近では、導電性接着剤を用いた半導体装置の実装方法も提案されている。図 9 は従来の導電性接着剤を用いた半導体ユニットを示す断面図である。図 9 に示すように、まず、半導体装置（以下「IC 基板」という。）126 の電極パッド 123 の上にワイヤーボンディング法又はメッキ法によって電氣的接続接点（Au バンプ）120 を形成する。次いで、この Au バンプ 120 を導電性接着剤（接合層）125 を介して回路基板 129 の入出力端子電極 128 に接続する。このような半導体ユニットにおいては、半導体装置 126 の Au バンプ 120 に導電性接着剤 125 を転写した後に、回路基板 129 の入出力端子電極 128 に導電性接着剤 125 が当接するように位置合わせを行い、導電性接着剤 125 を硬化させることにより、半導体装置 126 と回路基板 129 との電氣的接続が実現されている。

【0007】 さらに、接続を補強するために、封止樹脂によって封止した半導体ユニットも提案されている。この場合には、さらに封止樹脂を封入する工程と、封止樹脂を硬化させる工程とが必要になる。

【0008】

【発明が解決しようとする課題】 しかし、上記のような従来の半導体装置及びその実装体（半導体ユニット）には、次のような問題点がある。

【0009】 すなわち、半導体ユニット製作工程における温度差あるいは信頼性試験などにおいて、半導体装置、回路基板、封止樹脂の熱膨張係数に差があるために、熱衝撃時の熱膨張による応力や吸湿によって接着力が低下し、バルク部に亀裂、剥離が発生する。そして、このようにバルク部に亀裂、剥離が発生すると、接合界

面が不安定となり、電氣的接続点（Auバンプ）120の抵抗値が増大する虞れがある。また、半導体装置と封止樹脂との境界における剥離や封止樹脂そのものにおける亀裂が発生すると、劣化が早まり、信頼性の寿命が著しく損なわれるといった問題点がある。

【0010】本発明は、従来技術における前記課題を解決するため、半導体装置と封止樹脂との密着力を高め、劣化を抑えることが可能な半導体装置及びその製造方法並びにその半導体装置を用いた半導体ユニットを提供することを目的とする。

【0011】

【課題を解決するための手段】前記目的を達成するため、本発明に係る半導体装置の構成は、フェイスダウン状態で回路基板に実装される半導体装置であって、前記半導体装置の回路を除いた面の少なくとも一部が、凹面及び凸面から選ばれる少なくとも一つの面を有することを特徴とする。

【0012】また、本発明に係る半導体装置の製造方法の構成は、フェイスダウン状態で回路基板に実装される半導体装置の製造方法であって、前記半導体装置の回路を除いた面の少なくとも一部に、前記半導体装置と同じ材料又は無機物の砥粒を加熱吹き付けすることを特徴とする。

【0013】また、本発明に係る半導体ユニットの構成は、端子電極を有する回路基板と、突起電極を有し、フェイスダウン状態で前記回路基板に実装された半導体装置とを備えた半導体ユニットであって、前記半導体装置は、回路を除いた面の少なくとも一部に凹面及び凸面から選ばれる少なくとも一つの面を有し、前記半導体装置の前記突起電極は前記回路基板の前記端子電極に接合層を介して電氣的に接続され、かつ、前記半導体装置と前記回路基板との間隙と前記半導体装置の側面とが封止樹脂によって機械的に補強されていることを特徴とする。

【0014】また、前記本発明の半導体ユニットの構成においては、突起電極が、Au、Cu、Al、半田又はこれらの合金からなるのが好ましい。また、前記本発明の半導体ユニットの構成においては、接合層が、導電性接着剤からなるのが好ましい。

【0015】また、前記本発明の半導体ユニットの構成においては、接合層が、異方性導電材からなるのが好ましい。

【0016】

【発明の実施の形態】前記本発明の半導体装置の構成によれば、フェイスダウン状態で回路基板に実装される半導体装置であって、前記半導体装置の回路を除いた面の少なくとも一部が、凹面及び凸面から選ばれる少なくとも一つの面を有することを特徴とするため、半導体装置を回路基板に実装した場合に、半導体装置と封止樹脂との接触面積が増加し、半導体装置と封止樹脂との密着強度が高まる。

【0017】また、前記本発明の半導体装置の製造方法の構成によれば、フェイスダウン状態で回路基板に実装される半導体装置の製造方法であって、前記半導体装置の回路を除いた面の少なくとも一部に、前記半導体装置と同じ材料又は無機物の砥粒を加熱吹き付けすることを特徴とするため、半導体装置の回路を除いた面の少なくとも一部に容易に凹凸面が形成される。

【0018】また、前記本発明の半導体ユニットの構成によれば、端子電極を有する回路基板と、突起電極を有し、フェイスダウン状態で前記回路基板に実装された半導体装置とを備えた半導体ユニットであって、前記半導体装置は、回路を除いた面の少なくとも一部に凹面及び凸面から選ばれる少なくとも一つの面を有し、前記半導体装置の前記突起電極は前記回路基板の前記端子電極に接合層を介して電氣的に接続され、かつ、前記半導体装置と前記回路基板との間隙と前記半導体装置の側面とが封止樹脂によって機械的に補強されていることを特徴とするため、半導体装置を回路基板に実装した場合に、半導体装置と封止樹脂との接触面積が増加し、半導体装置と封止樹脂との密着強度が高まる。その結果、半導体装置、回路基板、封止樹脂の熱膨脹係数の差によって発生する応力による半導体装置と封止樹脂との剥離や封止樹脂そのものの亀裂が防止される。

【0019】また、前記本発明の半導体ユニットの構成において、接合層が、導電性接着剤又は異方性導電材からなるという好ましい例によれば、信頼性の寿命が延びる。なぜなら、温度の変化によって半導体ユニットや基板が伸びたり縮んだりするが、導電性接着剤又は異方性導電材はフレキシブルな性質を有しているために熱応力を緩和することができるからである。

【0020】

【実施例】以下、実施例を用いて本発明をさらに具体的に説明する。

<第1の実施例>図1は本発明に係る半導体装置の第1の実施例における突起電極を示す断面図である。図1は、半導体装置の一部分における複数の電氣的接続点のうちの1つを示している。図1に示すように、半導体装置（以下「IC基板」という。）6の上には電極パッド3が形成されている。また、電極パッド3の上には突起電極（以下「バンプ」という。）7が形成されている。バンプ7は、第1のバンプ7'と、第1のバンプ7'の上に形成され、かつ、第1のバンプ7'よりも小さい第2のバンプ7''とからなる2段構造を有している（以下単に「バンプ7」という。）。また、IC基板6には、その端面1、及び電極パッド3側の端面から電極パッド3までの部分2に凹凸面が形成されている（図2参照）。すなわち、IC基板6の回路を除いた面に凹凸面が形成されている。

【0021】凹凸面は、例えば以下のようにして形成される。すなわち、図7に示すように、IC基板6の端面

1に、IC基板6と同じ材料又は無機物の砥粒10、例えばSiO₂を300℃以上の温度で吹き付けて化合させることにより、凹凸面が容易に形成される。

【0022】図2は本発明に係る半導体ユニットの第1の実施例を示す断面図である。ここで、半導体装置としては上記したもの(図1)が用いられている。この半導体ユニットの作製方法は以下のとおりである。まず、IC基板6の bumps 7の先端部に、接合層としての導電性接着剤5を転写法や印刷法によって塗布する。上記のような2段構造の bumps 7を用いれば、必要量以上の導電性接着剤5が、bumps 7の先端部に付着するのを防止することができるので、適量の導電性接着剤5を塗布することができる。次いで、上記のようにして作製されたICチップを、フェイスダウン状態で、bumps 7が回路基板9の入出力端子電極8に対向するように位置合わせを行い、ICチップを回路基板9の上に載置する。この状態で導電性接着剤5を硬化させれば、IC基板6と回路基板9との電気的接続が実現される。次いで、接合層(導電性接着剤5)を囲むようにして封止樹脂4を封入し、封止樹脂4を硬化させる。これにより、IC基板6と回路基板9との間隙とIC基板6の側面1とが封止樹脂4によって機械的に補強された半導体ユニットが得られる。

【0023】この場合、上記したようにIC基板6の回路を除いた面に凹凸面が形成されていることから、IC基板6と封止樹脂4との接触面積が増加し、IC基板6と封止樹脂4との密着強度が高まる。その結果、IC基板6、回路基板9、封止樹脂4の熱膨張係数の差によって発生する応力によるIC基板6と封止樹脂4との剥離や封止樹脂4そのものの亀裂が防止される。また、導電性接着剤5を介して接合されているため、信頼性の寿命が延びる。なぜなら、温度の変化によって半導体ユニットや基板が伸びたり縮んだりするが、導電性接着剤5はフレキシブルな性質を有しているために熱応力を緩和することができるからである。

【0024】尚、本実施例においては、bumps 7を2段構造の突起形状に成形しているが、必ずしもこの形状に限定されるものではない。また、本実施例においては、IC基板6の回路を除いた面に凹凸面を形成しているが、必ずしもこの構成に限定されるものではない。IC基板6の回路を除いた面が、凹面及び凸面から選ばれる少なくとも一つの面を有していれば、IC基板6と封止樹脂4との接触面積が増加するため、IC基板6と封止樹脂4との密着強度を高めることができる。このことは、以下の第2～第5の実施例についても同様である。

【0025】また、本実施例においては、IC基板6の回路を除いた全面に凹凸面を形成しているが、必ずしもこの構成に限定されるものではなく、IC基板6の回路を除いた面の少なくとも一部に凹凸面を形成すれば足りる。

【0026】また、突起電極(bumps)7は、Au、Cu、Al、半田又はこれらの合金から形成されているのが好ましい。

<第2の実施例>図3(a)は本発明に係る半導体装置の第2の実施例における電気的接続接点を示す断面図である。図3(a)は、半導体装置の一部分における複数の電気的接続点のうちの1つを示している。図3(a)に示すように、半導体装置(以下「IC基板」という。)36の上には電極パッド33が形成されている。また、IC基板36の上には、電極パッド33の周縁部を覆うようにして密着金属膜37が形成されている。また、電極パッド33及び密着金属膜37の上には、拡散防止金属膜40が蒸着法によって形成されている。また、拡散防止金属膜40の上には半田からなる電気的接続接点(以下「半田 bumps」)30がメッキ法によって形成されている。また、IC基板36には、その端面31、及び電極パッド33側の端面から電極パッド33までの部分32に凹凸面が形成されている(図3(b)参照)。

【0027】図3(b)は本発明に係る半導体ユニットの第2の実施例を示す断面図である。ここで、半導体装置としては上記したもの(図3(a))が用いられている。半導体ユニットの作製方法は以下のとおりである。まず、IC基板36の半田 bumps 30の先端部に、接合層としての導電性接着剤35を転写法や印刷法によって塗布する。次いで、このようにして作製されたICチップを、フェイスダウン状態で、半田 bumps 30が回路基板39の入出力端子電極38に対向するように位置合わせを行い、ICチップを回路基板39の上に載置する。この状態で導電性接着剤35を硬化させれば、IC基板36と回路基板39との電気的接続が実現される。次いで、接合層(導電性接着剤35)を囲むようにして封止樹脂34を封入し、封止樹脂34を硬化させる。これにより、IC基板36と回路基板39との間隙とIC基板36の側面1とが封止樹脂34によって機械的に補強された半導体ユニットが得られる。

【0028】<第3の実施例>図4(a)は本発明に係る半導体装置の第3の実施例における突起電極を示す断面図である。図4(a)は、半導体装置の一部分における複数の電気的接続点のうちの1つを示している。図4(a)に示すように、半導体装置(以下「IC基板」という。)46の上には電極パッド43が形成されている。また、電極パッド43の上には突起電極(以下「 bumps」という。)47が形成されている。また、IC基板46には、その端面41、及び電極パッド43側の端面から電極パッド43までの部分42に凹凸面が形成されている(図4(b)参照)。

【0029】図4(b)は本発明に係る半導体ユニットの第3の実施例を示す断面図である。ここで、半導体装置としては上記したもの(図4(a))が用いられてい

る。半導体ユニットの作製方法は以下のとおりである。まず、IC基板46のバンプ47の先端部に、接合層としての導電性接着剤45を転写法や印刷法によって塗布する。次いで、このようにして作製されたICチップを、フェイスダウン状態で、バンプ47が回路基板49の入出力端子電極48に対向するように位置合わせを行い、ICチップを回路基板49の上に載置する。この状態で導電性接着剤45を硬化させれば、IC基板46と回路基板49との電氣的接続が実現される。次いで、接合層（導電性接着剤45）を囲むようにして封止樹脂44を封入し、封止樹脂44を硬化させる。これにより、IC基板46と回路基板49との間隙とIC基板46の側面1とが封止樹脂44によって機械的に補強された半導体ユニットが得られる。

【0030】<第4の実施例>図5は本発明に係る半導体ユニットの第4の実施例を示す断面図である。図5に示すように、半導体装置（以下「IC基板」という。）56の上には電極パッド53が形成されている。また、電極パッド53の上には突起電極（以下「バンプ」という。）57が形成されている。また、IC基板56には、その端面51、及び電極パッド53側の端面から電極パッド53までの部分52に凹凸面が形成されている。

【0031】半導体ユニットの作製方法は以下のとおりである。まず、上記のようにして作製されたICチップを、フェイスダウン状態で、バンプ57が回路基板59の入出力端子電極58に対向するように位置合わせを行い、接合層としての異方性導電材55を介してICチップを回路基板49の上に載置する。この状態で異方性接着剤55を硬化させれば、IC基板56と回路基板59との電氣的接続が実現される。次いで、接合層（異方性導電材55）を囲むようにして封止樹脂54を封入し、封止樹脂54を硬化させる。これにより、IC基板56と回路基板59との間隙とIC基板56の側面51とが封止樹脂54によって機械的に補強された半導体ユニットが得られる。

【0032】本実施例においては、異方性導電材55を介して接合されているため、信頼性の寿命が延びる。なぜなら、温度の変化によって半導体ユニットや基板が伸びたり縮んだりするが、異方性導電材55はフレキシブルな性質を有しているために熱応力を緩和することができるからである。

【0033】<第5の実施例>図6は本発明に係る半導体ユニットの第5の実施例を示す断面図である。図6に示すように、半導体装置（以下「IC基板」という。）66の上には電極パッド63が形成されている。また、電極パッド63の上には突起電極（以下「バンプ」という。）67が形成されている。また、IC基板66には、その端面61、及び電極パッド63側の端面から電極パッド63までの部分62に凹凸面が形成されてい

る。

【0034】半導体ユニットの作製方法は以下のとおりである。まず、上記のようにして作製されたICチップを、フェイスダウン状態で、バンプ67が回路基板69の入出力端子電極68に対向するように位置合わせを行い、接合層としての異方性導電材65を介してICチップを回路基板69の上に載置する。この状態で異方性導電材65を硬化させれば、IC基板66と回路基板69との電氣的接続が実現される。ここで、ICチップを回路基板69の上に載置する前において、異方性導電材65は、IC基板66と回路基板69との間隙以上の厚みを有している。このため、異方性導電材65がIC基板66と回路基板69と間に充填された状態となるので、上記第4の実施例と比較して安定した接続状態が実現される。次いで、接合層（異方性導電材65）を囲むようにして封止樹脂64を封入し、封止樹脂64を硬化させる。これにより、IC基板66と回路基板69との間隙とIC基板66の側面61とが封止樹脂64によって機械的に補強された半導体ユニットが得られる。

【0035】

【発明の効果】以上説明したように、本発明によれば、半導体装置をフェイスダウン状態で回路基板に実装した場合に、半導体装置と封止樹脂との接触面積が増加し、半導体装置と封止樹脂との密着強度が高まる。その結果、半導体装置、回路基板、封止樹脂の熱膨張係数の差によって発生する応力による半導体装置と封止樹脂との剥離や封止樹脂そのものの亀裂が防止される。

【図面の簡単な説明】

【図1】本発明に係る半導体装置の第1の実施例における突起電極を示す断面図である。

【図2】本発明に係る半導体ユニットの第1の実施例を示す断面図である。

【図3】（a）は本発明に係る半導体装置の第2の実施例における電氣的接続接点を示す断面図、（b）は本発明に係る半導体ユニットの第2の実施例を示す断面図である。

【図4】（a）は本発明に係る半導体装置の第3の実施例における突起電極を示す断面図、（b）は本発明に係る半導体ユニットの第3の実施例を示す断面図である。

【図5】本発明に係る半導体ユニットの第4の実施例を示す断面図である。

【図6】本発明に係る半導体ユニットの第5の実施例を示す断面図である。

【図7】本発明に係る半導体装置の製造方法の一例を示す概略図である。

【図8】（a）は従来の半導体装置における半田バンプを示す断面図、（b）は従来の半導体ユニットを示す断面図である。

【図9】従来の導電性接着剤を用いた半導体ユニットを示す断面図である

9

10

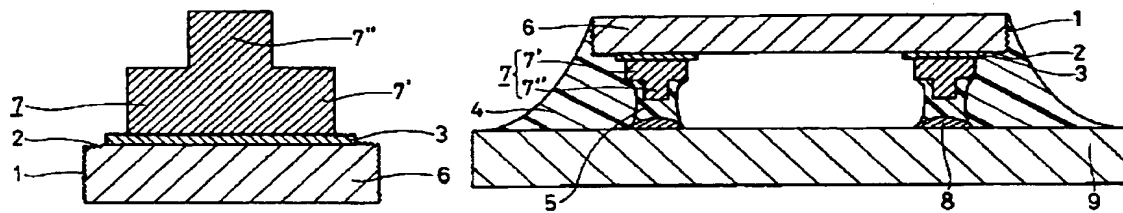
【符号の説明】

1、3 1、4 1、5 1、6 1…半導体装置（ＩＣ基板）の端面
 2、3 2、4 2、5 2、6 2…電極パッド側の端面から電極パッドまでの部分
 3、3 3、4 3、5 3、6 3…電極パッド
 4、3 4、4 4、5 4、6 4…封止樹脂
 5、3 5、4 5…導電性接着剤
 6、3 6、4 6、5 6、6 6…半導体装置（ＩＣ基板）
 7、6 7…突起電極（バンブ）
 7' …第 1 の突起電極（バンブ）

7'' …第 2 の突起電極（バンブ）
 8、3 8、4 8、5 8、6 8…入出力端子電極
 9、3 9、4 9、5 9、6 9…回路基板
 1 0…砥粒
 3 0…電氣的接続接点（半田バンブ）
 3 7…密着金属膜
 4 0…拡散防止金属膜
 4 7…突起電極（バンブ）
 5 5…異方性導電材
 5 7…突起電極（バンブ）
 6 5…異方性導電材

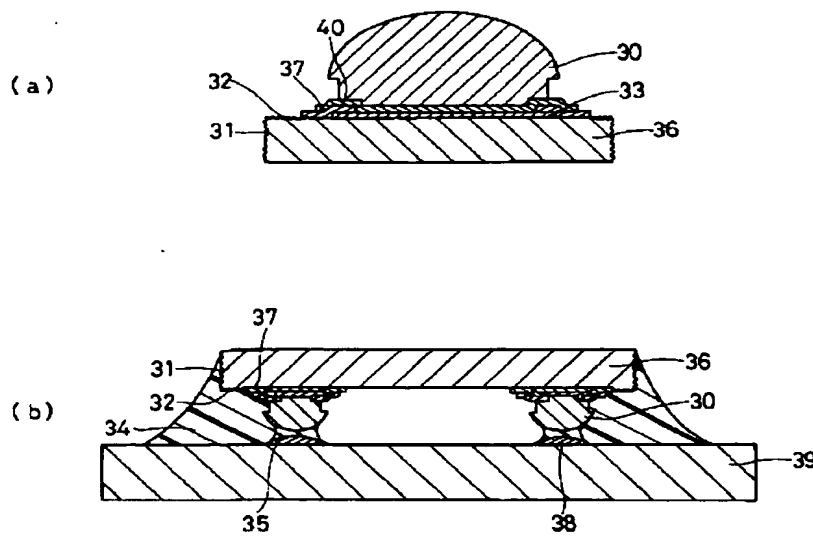
【図 1】

【図 2】



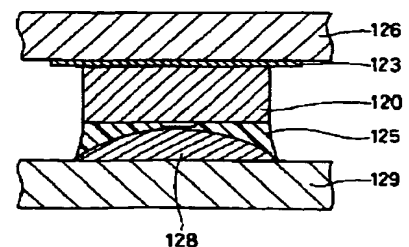
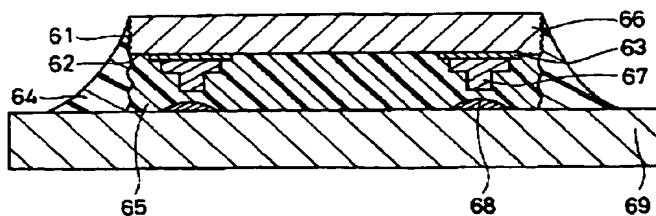
【図 3】

【図 7】

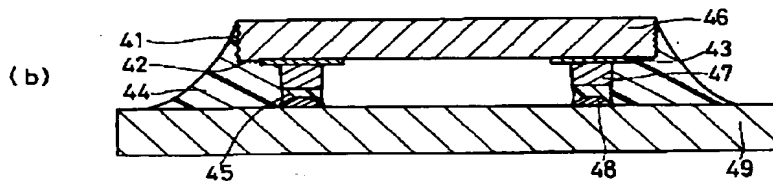
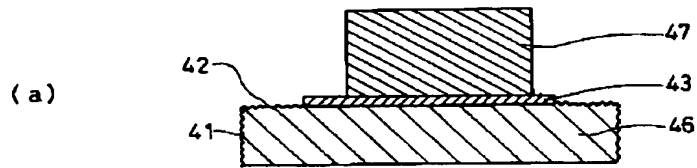


【図 6】

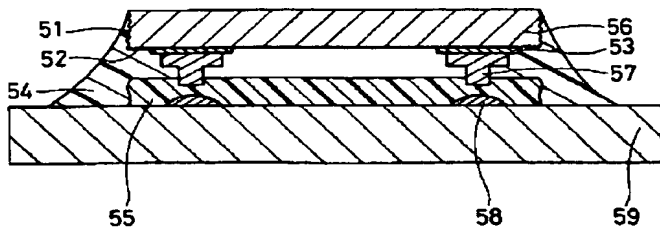
【図 9】



【図 4】



【図 5】



【図 8】

